版本更新说明		
版本号	更新日期	更新说明
V1.0	2024.12.25	初始版本
V1.1	2025.01.16	更新主控VBAT（OCP）命名，优选DAC右声道输出，更新SDPG驱动电流说明
V1.2	2025.04.15	DCDC功率电感改用10uH

杰理方案咨询(QQ号:371116160　TEL:0755-82922363)

IO名词解析

VPWR：芯片供电输入端（<=5.5V），或内置充电输入端；
VBAT：芯片供电输入端（<=4.5V），或内置充电输出端（支持3.7V锂电池充电）；
IOVDD：芯片LDO稳压输出（不可关断），驱动电流120mA（包括主控IO消耗）；
SDPG：SD/TF卡专用供电（可配通断），支持强驱/弱驱，驱动电流30或300mA；
VMAX：电压跟随充控制脚（专用），支持更大电流高效率给电池充电（要求充电仓为倍压输出）；
OCP：VBAT供电过流保护（要求软件配置OCP使能，仅限个别有OCP说明的封装）；
LP_THx：内置触摸（x为通道）；
ADCx：ADC采样输入检测（x为通道）；
PADCh：ADC采样检测（需配置模拟多路开关AMUX选中）；
MIC_xb：MIC单端差分音频输入（专用）、x为通道；
MIC_BIASx：MIC 供电，可选内置上拉0.5K~80KΩ输出，x为通道；
AIN_x：模拟音频输入（x为通道），其中AIN_xN为差分负端输入（专用）；
nc：外挂NTC支持音外部上拉检测（专用）；
pu：上电开机初始状态为上拉；
pd：上电开机初始状态为下拉；
AVSS：模拟地；
VSS：数字地或主系统地；

设计安全规范

设计安全规范
1、请严格参照原理图设计，打样测试。
2、电路选型
a、请使用品质优良的电池，以保证容量。
b、方案必须带锂电保护（如电池无锂保，则PCB板必须有锂保）。
c、方案必须考虑关机功耗（出厂时默认极限最低功耗）。
3、电容选型
a、注意容值随电压升高而下降，请确保工作电压下的容值（优选0402或更大尺寸的封装）。
b、请使用原装电容（非仿制、劣质电容），以保证容值和品质。
c、主控也新VBAT、VPWR、DCVDD这四电容耐压值要求≥16V。
主控其他电容耐压值≥6.3V，其它外设电容视原其工作要求选择（防止浪涌、过冲击穿）。
4、静电选型
a、整机静电标准必须≥（接触±4KV，空气±8KV）。
b、天线输入端必须加ESD管，请使用推荐型号。
5、浪涌选型
a、抗浪涌值一般要求≥±4kV（根据实际应用场景调整），
建议留有余量设计。
b、充电输入端必须预留TVS管，请使用推荐型号。

AGND走线要求

AGND走线要求：
1、PCB Layout需要分地（区分AGND和GND）
2、AGND走线顺序：
音频设备AGND->主控AGND管脚->总供电入口GND处短接。
即音频设备（如MIC等件地），单独走线至主控AGND管脚，
再从主控AGND管脚，单独走线到总电源供电入口GND处短接。
注：若电路板空间有限，可会让AGND在主控对应GND处短接
（需验证是否有噪声）

AGND管脚处，即主控对应地GND处短接（需验证是否有噪声）

芯片外围物料取值要求

应用方案电源模式		芯片外围物料取值【VBAT供电】
标准方案	DCDC	VBAT=106、VPWR=102、IOVDD=106、DCVDD=106
	LDO	VBAT=106、VPWR=102、IOVDD=106、DCVDD=106
省成本方案	DCDC	VBAT=105、VPWR=NC、IOVDD=105、DCVDD=106
	LDO	VBAT=105、VPWR=NC、IOVDD=105、DCVDD=105

注1：注意容值随电压升高而下降，请确保工作电压下容值（优选0402及以上封装）
注2：DCDC模式，10uH功率电感不可省；LDO模式，10uH功率电感可省
注3：IOVDD外接大负载供电（如SD卡、HPVDD等），IOVDD管脚电容建议酌情改为106

DAC驱动&HPVDD供电要求

DCA驱动能力	HPVDD供电
20mW @16Ω	接DCVDD供电　>=1.15v
30mW @16Ω	接DCVDD供电　>=1.35v
50mW @16Ω	接DCVDD供电　>=1.55v
80mW @16Ω	接外置DCDC供电　>=2.0v
100mW @16Ω	接IOVDD供电　>=3.0v

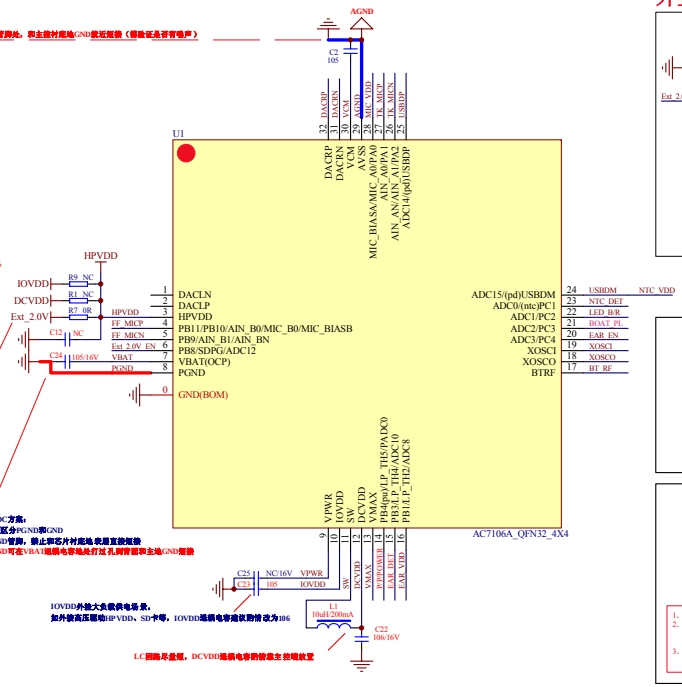
注1：HPVDD接DCVDD供电，HPVDD管脚退耦电容可NC
注2：HPVDD接外置DCDC供电，HPVDD管脚退耦电容可NC
注3：HPVDD接IOVDD供电，HPVDD管脚退耦电容建议酌情改为106

DCDC设计要求

DCDC电路设计：
1、DCDC方案必须区分PGND和GND。(LDO方案无此限制)
2、PGND管脚，禁止直接和芯片封底地表层短接，
PGND可在VBAT退耦电容地打过孔到背面和主地GND短接，
或单独走线到电源短接。
3、功率电感尽量靠近主控，SW走线尽量短、粗、不过孔。
4、功率电感避免正对喇叭，需远离MIC、DAC、触摸、RF、
晶体等模拟和易受干扰模块，特别是SW走线和功率电感。
禁止布线（多层板可以用地铜路）。
5、DCDC退耦电容地，必须则且大面积同到主控封底GND处，
主控对应GND要大面积铺地到电源地，尽量保证某一层完整地。
6、DCVDD 必须从 LC 滤波电容处引出，即走线经过106电容后，
才能给其他模块供电，线宽≥0.5mm。
7、VBAT 105退耦电容地，都需远离DCVDD 106电容地、晶振地
及芯片封底地。
8、注意功率电感的幅射干扰，优选屏蔽性能好的大尺寸封装电感。

DCDC功率电感选型：
10uH，DCR尽量小（如≤2Ω），SFR≥20MHz，Isat/Irms≥200mA。
推荐型号：SDHK1608H1B100MT/MWSD2012FE100KT

注意：VBAT耐压<=4.5V，VPWR耐压<=5.5V

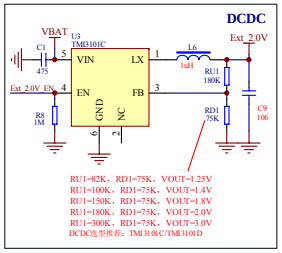


DCDC方案：
必须区分PGND和GND
PGND管脚，禁止和芯片封底地表层直接短接
PGND可在VBAT退耦电容地打过孔到背面和主地GND短接

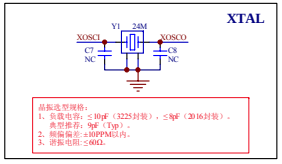
IOVDD外接大负载供电场景，
如外设高压驱动HPVDD、SD卡等，IOVDD退耦电容建议酌情改为106

LC回路尽量短，DCVDD退耦电容距离主控端放宽

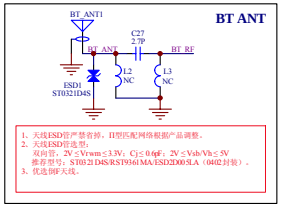
外置DCDC_HPVDD供电



RU1=82K，RD1=75K，VOUT=1.25V
RU1=100K，RD1=75K，VOUT=1.4V
RU1=150K，RD1=75K，VOUT=1.8V
RU1=180K，RD1=75K，VOUT=2.0V
RU1=300K，RD1=75K，VOUT=3.0V
DCDC选型推荐：TM8310C/TM8310D



晶振选型规格：
1、负载电容：≤10pF（3225封装），≤8pF（2016封装）。
典型推荐：9pF（Typ）。
2、频偏偏差：±10PPM以内。
3、谐振电阻：≤60Ω。



1、天线ESD管产禁省掉，且型匹配网络根据产品调整。
2、天线ESD管选型：
双向管，2V ≤ Vrwm ≤ 3.3V；Cj ≤ 0.6pF；2V ≤ Vsb/Vb ≤ 5V
推荐型号：ST0321D4S/RST9361MA/ESD2D00SLA（0402封装）。
3、优选倒F天线。

MCU

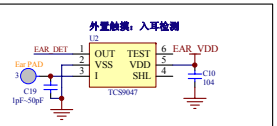
按键方案（2选1）

触摸方案

应用场景		IO
内置触摸	敲击触控	P/P/POWER
	入耳检测	EAR_DET
内置敲击触控+外置触摸型入耳检测		P/P/POWER、EAR_DET、EAR_VDD
外置敲击触控+外置触摸型入耳检测		P/P/POWER、EAR_DET、EAR_VDD、EAR_EN

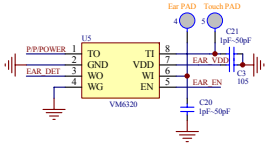
注1：内置触摸是敏感的模拟信号，尽量减少触摸通道应用，有助于减少门铃提升生产良率。
注2：默认只选择1路触摸通道应用于敲击触控/入耳检测，如需增加通道，需根据实际生产情况调整。
注3：内置入耳检测，仅限触摸不容易被误触的机型（如OW处耳机型），以保证触摸良率。

外置触摸：入耳检测



内置触摸：敲击+入耳检测

外置触摸：敲击+入耳检测（2合1方案）



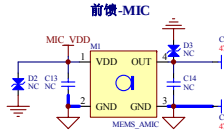
内置触摸设计要求：
1、布局：布局允许的情况下，触摸焊点离芯片引脚距离越近越好
2、线宽：保证最小线宽的前提下，走线越细越好
3、走线：远离VBAT，晶振，DAC，MIC，LED等信号线
4、铺铜：保证PCB地的完整性前提下，触摸走线和GND安全间距越大越好
5、触点：顶针/弹片/铜箔/FPC，和外壳的接触面积越大，贴合越紧密效果越好

ESD防护：
触摸焊点附近，预留静电管，可提高抗静电能力。
选型要求：单向管/双向管，3.3V ≤ Vrwm ≤ 5V；Cj ≤ 1pF；3.3V ≤ Vbr ≤ 5V
推荐型号：ST0521D4S

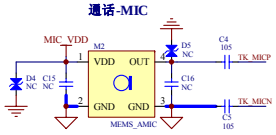
IOKEY方案

KEY

前馈-MIC



通话-MIC

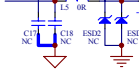


MIC输入设计：
1、MIC选型：SNR≥62dB，主副MIC的灵敏度和频响差别≤3dB
2、FF/PPM/MIC差分对信号必须从经MIC引脚处开始并行走线，远离天线和数字信号
3、模拟MIC必须接AGND
4、位置放置建议：FF_MIC正朝外，Talk_MIC朝下，靠近嘴巴

ESD防护设计：
MIC 器件信号输入端附近，预留静电管，可提高抗静电能力。
选型要求：单向管/双向管，3.3V ≤ Vrwm ≤ 5V；Cj ≤ 150pF；3.3V ≤ Vbr ≤ 5V
推荐型号：ST0371S9/ST0561D4

FF&双麦ENC

得机阶段建议预留 电感位（影响认无噪声，可直接短接）

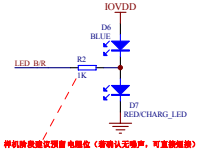


DAC输出设计：
1、DAC电路必须远离干扰源，如 RF天线、数字信号等。
2、DAC 信号物料及布线路径尽量用地线包裹屏蔽，减少其他干扰源的影响，必要时，可对 DAC 布局走线区域冷空。
3、DAC 建议预留 LC 抗干扰电路，根据实际噪声情况，可适当的调整参数(取值10~56OuH、C取值10~100pF)。

ESD防护设计：
DAC 喇叭接口附近，预留静电管，可提高抗静电能力。
选型要求：单向管/双向管，3.3V ≤ Vrwm ≤ 5V；Cj ≤ 150pF；3.3V ≤ Vbr ≤ 5V
推荐型号：ST0371S9/ST0561D4

Earphone

LED



得机阶段建议预留 电感位（影响认无噪声，可直接短接）

NTC

NTC_DET优选PC1，因为PC1为特殊prim IO，
支持内部上拉至高温度取值（如1%）
NTC_DET不接PC1，则外部上拉不可省

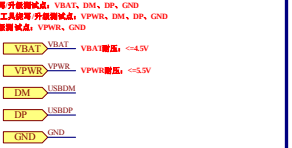
NTC选型：
测温型NTC，标称阻值R25=100KΩ
B常数（25-50℃）推荐3950K/4250K/4200K/4700K

参考型号：
KNTC0603-100KF3950、ERT1JVR104JM、
NCP18WF104E03RB、ERT1VV104JM

Test Point

预留测试点

JL 1oz线等粗线写-分板测试点：VBAT、DM、DP、GND
JL USB短路外接工具烧写-分板测试点：VPWR、DM、DP、GND
JL 蓝牙测试串口外接测试点：VPWR、GND

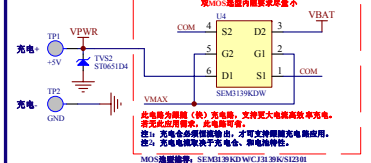


注：VPWR串口烧写，VPWR线路对地电容值需尽量小（比如<=10Ω）

Test Point

充电输入口必须预留防浪涌TVS管，根据产品要求调整
TVS选型推荐：ST0651D4S/TI5571D4/RSD8576AF

双MOS选型内阻要求尽量小

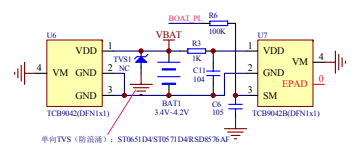


此电路为超级（快）充电电路，支持更大电流高效率充电。
非无此应用场景，此电路可省。
注1：充电仓必须保证接地电，才可支持超级充电 电应用。
注2：充电电源取决于充电仓、和电池特性。

MOS选型推荐：SEM1339KDW/CJ3139K/SI2301

Charge

电池必须带锂电保护板，或PCB必须带锂电保护电路
优选集成带温度检测芯片TCB9042B



单向TVS（防浪涌）：ST0651D4/ST0571D4/RSD8576AF

POWER